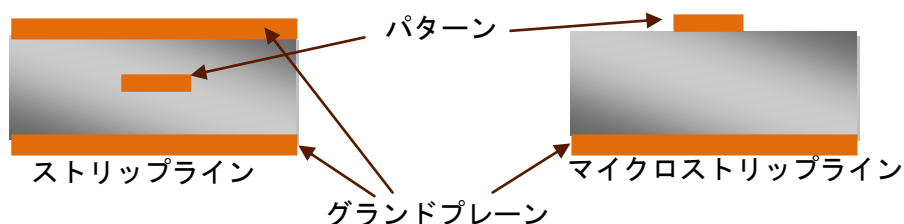



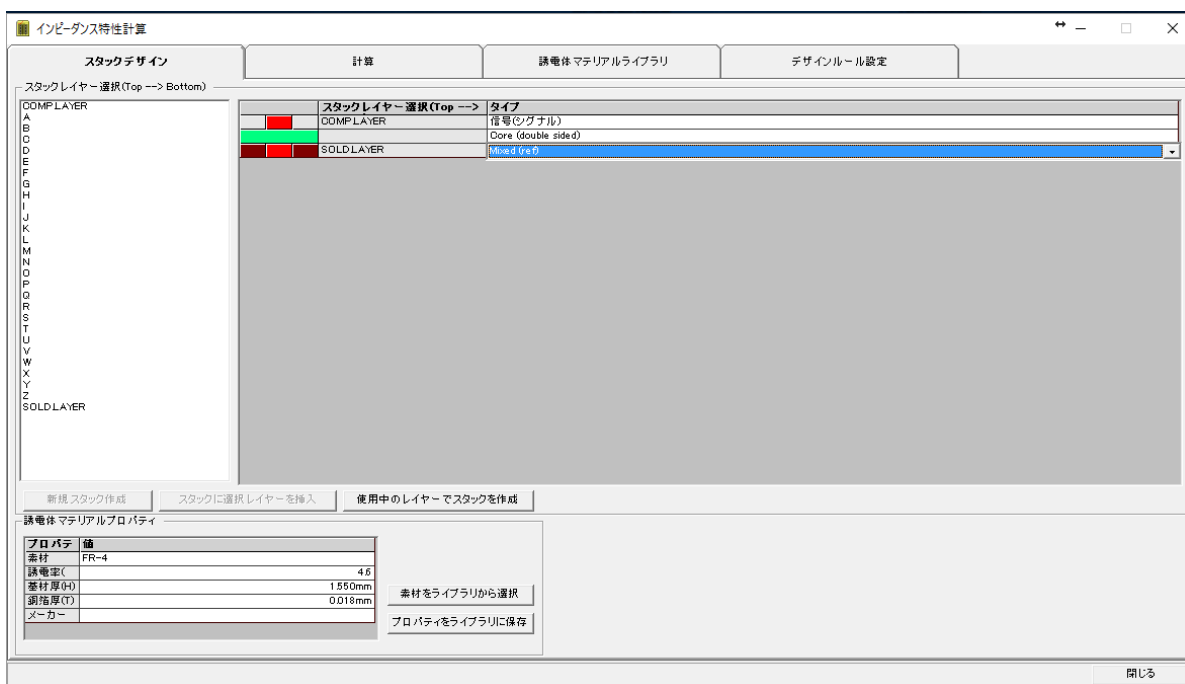
マイクロストリップ・ストリップライン 特性インピーダンスの計算

ここでは OPUSER の機能の一つ特性インピーダンスの計算について記載します。
特性インピーダンス計算はグラウンドプレーンを設けた、ストリップラインまたはマイクロストリップラインで用いられます。



レイアウトエディタを起動します。

メニューツールから特性インピーダンス計算を選択します。またはツールバーにある  をクリックします。特性インピーダンス計算画面が起動します。



1 レイヤースタック作成

誘電材料の設定を行います。「素材をライブラリから選択」から選択するか、手動入力を行います。

誘電体材料プロパティ

プロパティ	値
素材	FR-4
誘電率(ε)	4.6
基材厚(H)	1.550mm
銅箔厚(T)	0.018mm
メーカー	

素材をライブラリから選択

プロパティをライブラリに保存

素材をライブラリから選択する場合は、ダブルクリックで選択します。

下画面では「FR-4」を選択しています。

インピーダンス特性計算

スタックデザイン	計算	誘電体材料ライブラリ	デザインルール設定	デザインルール設定
素材	ベタエリア短絡チェック	デザインルールチェック	銅箔厚(T)	メーカー
DiClad g870	2.33	未定義	未定義	Arlon
DiClad g880	2.17	未定義	未定義	Arlon
Epoxy	4.70	未定義	未定義	
Epsilon 10+	10.20	未定義	未定義	Arlon
FR-1	5.20	未定義	未定義	
FR-2	4.50	未定義	未定義	
FR-3	4.30	未定義	未定義	
FR-4	4.60	未定義	未定義	
FR-5	4.30	未定義	未定義	
FR-6	4.10	未定義	未定義	
Free Space	1.00	未定義	未定義	
Fused Silica(Quartz)	3.82	未定義	未定義	
G-10	4.60	未定義	未定義	
G-11	4.80	未定義	未定義	
Gallium Arsenide	13.00	未定義	未定義	
Germanium	16.00	未定義	未定義	
Getek g ML200D	3.90	未定義	未定義	GE
Getek g ML200M	3.80	未定義	未定義	GE
Getek g MLD200D	3.80	未定義	未定義	
Getek g RG200D	4.20	未定義	未定義	GE
GI	4.80	未定義	未定義	
Glass (Borosilicate)	4.82	未定義	未定義	
Glass (Crown)	5.00	未定義	未定義	
Glass (Iron-sealing)	7.89	未定義	未定義	
Glass (Pyrex)	5.00	未定義	未定義	
IsoClad g 917	2.17	未定義	未定義	
IsoClad g 933	2.33	未定義	未定義	
MCD3D	3.86	未定義	未定義	
MCS	3.40	未定義	未定義	
Mina	5.40	未定義	未定義	

選択をライブラリから削除

リストからダブルクリックで材料を選択

閉じる

次に基板厚と銅箔厚を入力し、「プロパティをライブラリに保存」をクリックして保存します。

次にレイヤースタックを作成します。

通常「使用中のレイヤーでスタックを作成」をクリックします。

手動で設定する場合は、スタックレイヤーからCTRLキーを押した状態のままレイヤーを複数選択し、「新規スタック作成」をクリックします。

レイヤーを挿入する場合は、レイヤー選択し、「スタックに選択レイヤーを挿入」をクリックします。

次にタイプを選択します。

信号パターン は信号(シグナル)を選択します。

グラウンドプレーンの場合「PWR/GND (ref)」を選択します。

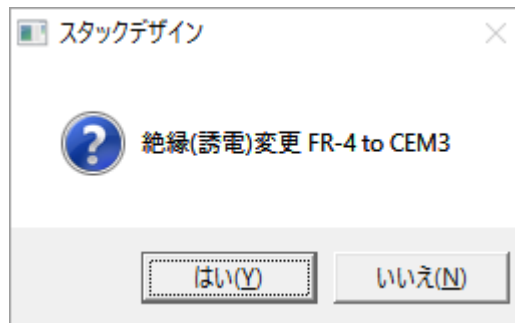
ベタパターンを含む場合、「Mixed (ref)」を選択します。

	スタックレイヤー選択(Top -->	タイプ
	COMPLAYER	信号(シグナル)
	FR-4	Core (double sided)
	A	PWR/GND (ref)
	FR-4	Core (double sided)
	Z	PWR/GND (ref)
	FR-4	Core (double sided)
	SOLDLAYER	信号(シグナル)

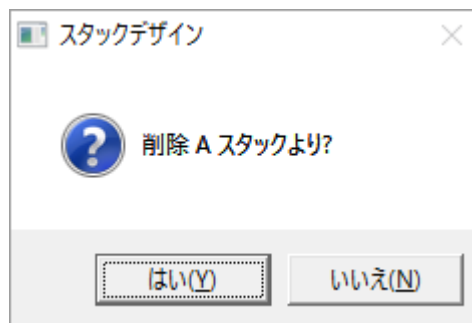
誘電体を変更する場合は、誘電体レイヤー上をダブルクリックして変更します。

変更されるプロパティは左下の誘電体マテリアルプロパティが参照されます。

変更する場合は下記確認画面が表示され、「はい」をクリックすると更新されます。



レイヤーを削除する場合は、削除するレイヤー上でダブルクリックを行うと、確認画面が表示され、「はい」をクリックすると削除されます。

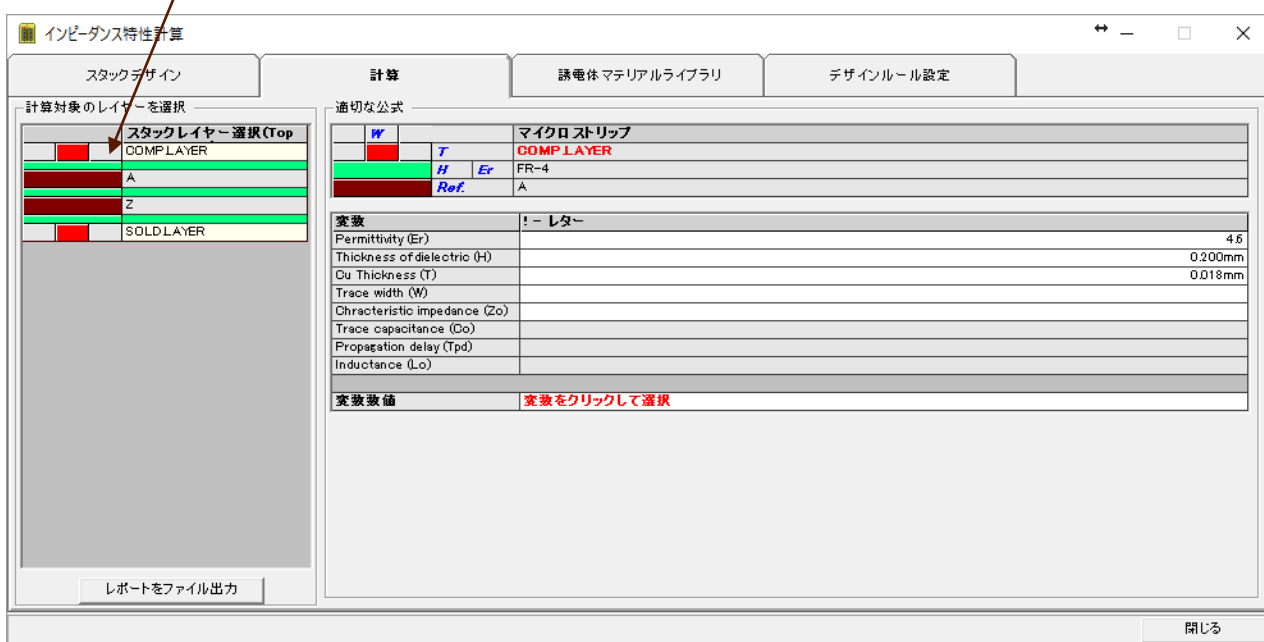


2 特性インピーダンス計算

レイヤースタックの設定を終えたら、「計算」タブをクリックします。
計算におけるパラメータを設定します。

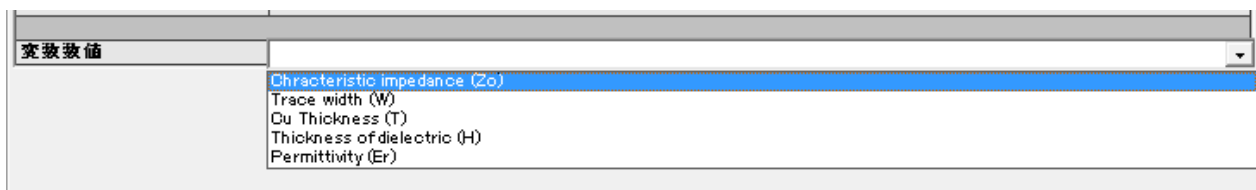
注意！ 信号レイヤーの隣には、スタックデザインにてタイプ「PWR/GND(ref)」または「Mixed(ref)」が置かれる必要があります。

信号レイヤーをダブルクリックします。



右ウィンドウに対応するマイクロストリップラインまたはストリップラインのモデルが開きます。
パラメータを確認します。必要に応じて新しい値を入力します。

特性インピーダンス計算する場合、Trace Width(パターン幅)を入力して、変数数値リストから
Characteristic impedance(Z0)を選択します。




特性インピーダンスが計算されます。

変数を変更してシミュレーションを行う場合は、変数数値リストから変更する箇所を選択して、数値
を変更します。

3 パターン幅を DRC に転送

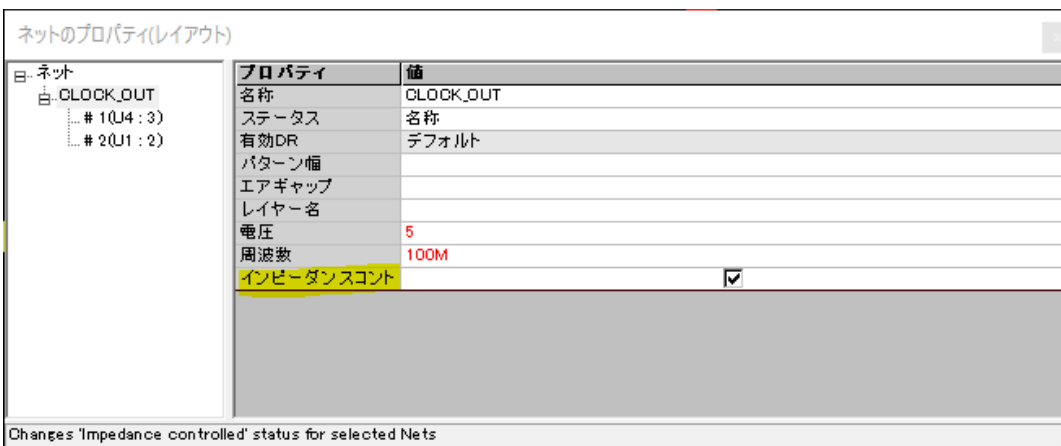
特性インピーダンスの計算により、パターン幅が決定した場合はこの情報をデザインルール設定へ反映させることが可能です。デザインルール設定のタブをクリックします。



有効なネットから HF ネットを選択し、 ボタンをクリックし右ウィンドウへ移動します。

シミュレーションで行ったパターン幅かを確認し、 をクリックします。

または PCB レイアウトにてネットのプロパティからインピーダンスコントロールにチェックを入れて有効にすることも可能です。チェックをいれると自動的にデザインルールへ追加されます。



注意！
 ネットプロパティからのインピーダンスコントロール機能を有効にするには、特性インピーダンスの計算によってパターン幅が設定された後になります。

上記の例では、CLOCK ネットが COMPLAYER にあり、チェックをいれるとインピーダンスの特性の計算から設定されたパターン幅 0.343mm がセットされます。

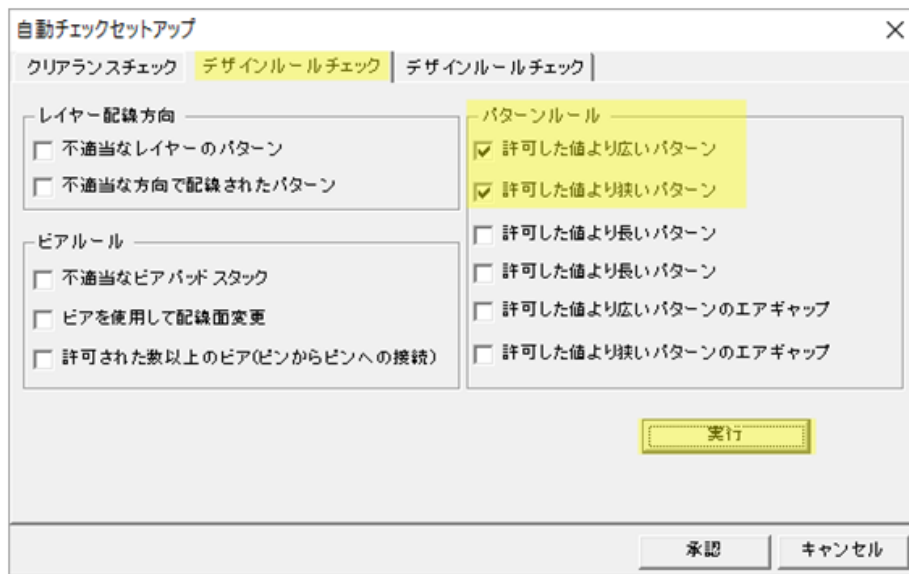
4 デザインルールチェック

基板レイアウトが終了した後、デザインルールチェックにて HF ネットのパターン幅を確認する必要があります。メニュー自動から自動チェック開きます。

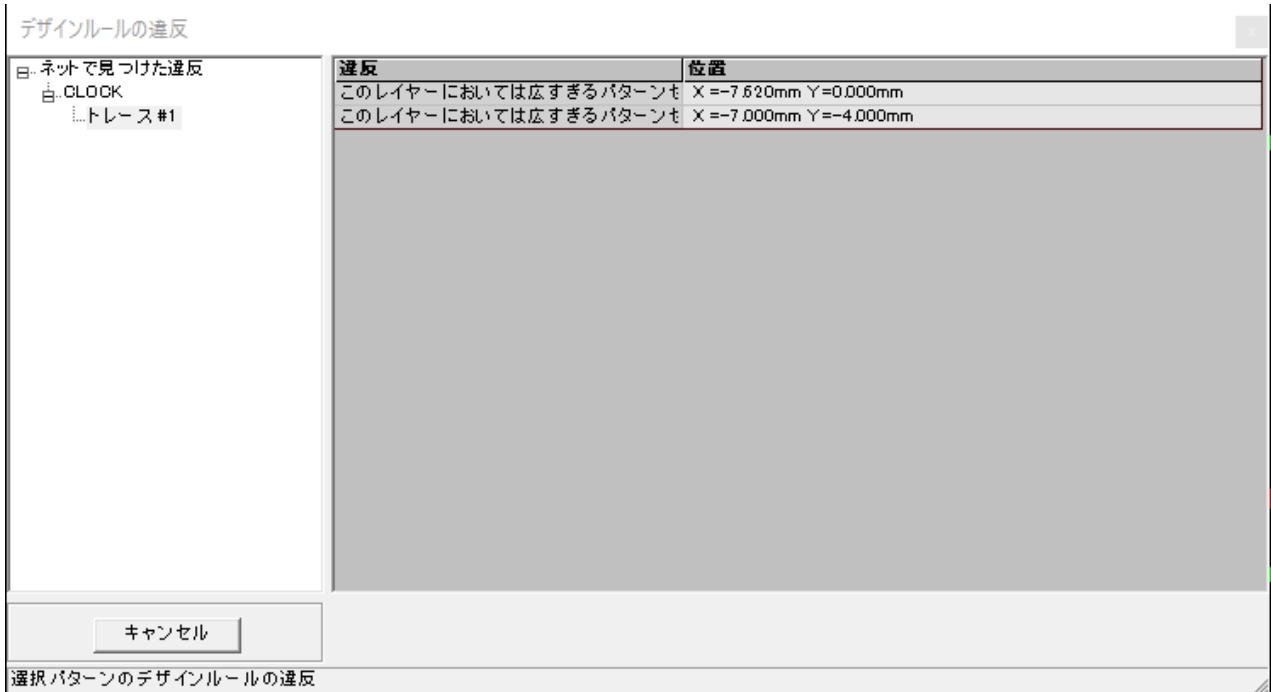
確認するレイヤーへチェックを入れます。下画面の例では COMP.LAYRER です。



真ん中のデザインルールチェックタブをクリックします。
許可した値より広い/狭いパターンにチェックを入れます。
実行をクリックします。



パターン幅の違反があれば エラーが表示されます。



設定されていない他のネットは、プロジェクトエクスプローラで設定した回路デザインルールの設定が適用されます。

